

CLIPPEDIMAGE= JP407015004A

PAT-NO: JP407015004A

DOCUMENT-IDENTIFIER: JP 07015004 A

TITLE: OPTICAL THYRISTOR

PUBN-DATE: January 17, 1995

INVENTOR-INFORMATION:

NAME

HASHIMOTO, OSAMU

ASSIGNEE-INFORMATION:

NAME

COUNTRY

FUJI ELECTRIC CO LTD

N/A

APPL-NO: JP05142412

APPL-DATE: June 15, 1993

INT-CL_(IPC): H01L029/74; H01L031/111

ABSTRACT:

PURPOSE: To reduce optical energy necessary for ignition, and shorten turn-off time, by specifying the diameter of a light receiving part.

CONSTITUTION: When the diameter of a light receiving part is ϕ_1

and the diameter of the anode region 41 of an auxiliary thyristor is ϕ_2 , the following relations are held;

$1.5 \leq \phi_2 / \phi_1 \leq 4.0$ and

$0.2 \text{ mm} \leq \phi_1 \leq 1 \text{ mm}$. The relation between

ϕ_1 and

ϕ_2 is defined by the ratio. When the diameter of the light

receiving part is set to be smaller than or equal to 1mm, ignition is possible

by the lower limit optical energy, and misignition does not happen.

Since

the diameter is larger than or equal to 0.2mm, sure ignition is realized, and

the following can be reasonably given; thyristor off time, optical energy

sensitivity, and main current dealing quantity.

COPYRIGHT: (C)1995,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-15004

(43) 公開日 平成7年(1995)1月17日

(51) Int.Cl.⁶

H01L 29/74
31/111

識別記号

庁内整理番号

F I

技術表示箇所

H01L 29/74

E

審査請求 未請求 請求項の数5 OL (全7頁)

(21) 出願番号 特願平5-142412

(22) 出願日 平成5年(1993)6月15日

(71) 出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72) 発明者 橋本 理

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

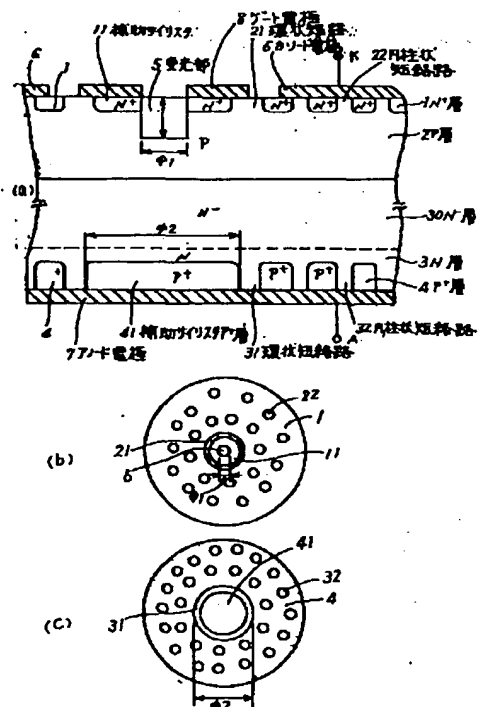
(74) 代理人 弁理士 山口 巖

(54) 【発明の名称】 光サイリスタ

(57) 【要約】

【目的】 光サイリスタの点弧に必要な光エネルギーを小さくし、ターンオフ時間も短くする。

【構成】 円形の受光部の直径を1.0mm以下とすることにより点弧エネルギーを小さくし、0.2mm以上にすることにより点弧を確実にする。また、補助サイリスタのアノード側のP⁺層を、アノード電極により短絡される環状のNベース層で囲んでその直径と受光部との直径の比を1.5以上とすることにより点弧エネルギーを小さくし、4.0以下とすることによりターンオフ時間を短くする。



1

【特許請求の範囲】

【請求項1】交互に異なる導電形を有する4層構造からなり、表面側の第一導電形の第一層に接触する第一主電極と、裏面側の第二導電形の第四層に接触する第二主電極とを備えた主サイリスタの中央部に、第一層を貫通して第二導電形の第二層に達する円柱状に掘られた受光部を中心として主サイリスタと同様の4層構造からなり、受光層を囲む第一層の周りで第二層が表面に露出し、第一層の表面と第二層の露出面にゲート電極が共通に接触し、第四層に第二主電極が共通に接触する補助サイリスタを備えたものにおいて、受光部の直径が0.2mm以上、1.0mm以下であることを特徴とする光サイリスタ。

【請求項2】第三層の第二層に近接した領域が真性に近い層である請求項1記載の光サイリスタ。

【請求項3】補助サイリスタの第四層と主サイリスタの第四層との間に第三層が露出して第二主電極に共通に接触することにより、補助サイリスタの円形の第四層と主サイリスタの第四層が分離され、その補助サイリスタの第四層の直径と受光部の直径との比が1.5以上、4.0以下である請求項1記載の光サイリスタ。

【請求項4】補助サイリスタの第四層と主サイリスタの第四層とがその間に露出する第三層を局部的に横切って連結された請求項3記載の光サイリスタ。

【請求項5】主サイリスタの第二層が局部的に第一層を貫通して第一主電極により第一層および第二層が短絡され、第三層が局部的に第四層を貫通して第二主電極により第三層および第四層が短絡された請求項1ないし4のいずれかに記載の光サイリスタ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、点弧に要する光エネルギーを小さくし、ターンオフ時間を短くした光サイリスタに関する。

【0002】

【従来の技術】光により点弧する光サイリスタの従来の構造は、図2に示すように、N⁺層1、P層2、N層3、P⁺層4からなるPNPN4層構造を有するシリコン板の中央部で、N⁺層1を突き抜けてP層2に達するように設けられた柱状井戸を受光部5とし、この受光部を除くN⁺層1の主面にオーム性接触するカソード電極6と、裏面側のP⁺層4にオーム性接触するアノード電極7で構成されている。この種の光サイリスタは、カソード電極6に対してアノード電極を正電位とし、受光部5に波長の長い、たとえば800～900nmの赤外線をもつタイミグ、所定周期で照射することによって点弧する。図3は光サイリスタを商用電源の整流回路に適用した動作波形図である。負荷は力率 $\cos\phi=1$ とし電圧波形と電流波形との位相差はほぼ零であるとして説明する。商用電源から印加される点線51で示すアノード・カソード間の電圧が負から正に切り替わるタイミグを基準として

2

位相角 θ が $0<\theta<180^\circ$ において光を照射すると、光サイリスタは点弧し、一点鎖線52で示す電流が通流するのでアノード・カソード間電圧は、実線53で示すようにほぼ零電位となり負荷へと通流する。光照射が停止していれば、 $\theta=180^\circ$ で光サイリスタのアノード・カソード間の電位が逆電位となるので、自己保持が解かれ、通流が停止しアノード・カソード間には負電位が印加される。 $\theta=360^\circ$ でこの電位が反転し以降この動作を繰り返すことで電源の整流作用が達成される。以上述べた使い方が代表的である。整流回路において複数の光サイリスタが使用され、オフ時間が遅れると同時通流したり、制御角度の幅が狭くなり整流回路の変換効率を低くしたりする欠点が生じるので、出来る限り高速で通流を停止する機能を持った高速光サイリスタが望まれている。

【0003】光サイリスタを高速化するには、受光部の近傍の領域を除いた領域に重金属である金を拡散してキャリアのライフタイムを低下させる方法があり、ライフタイムを低下させることなくターンオフ時間を短くする方法として、カソード側ではP層2が複数箇所カソード電極6とオーム性接触するようにしたカソード短絡構造をもち、一方対向するアノード側ではN層3が複数箇所アノード電極7とオーム性接触するようにしたアノード短絡構造をもつようにし、逆バイアス時に正孔がアノード電極に速く到達して外部へ容易に掃きだされる構造としたものがある。また、光サイリスタのターンオフ時のキャリア掃きだしを容易にしオン電圧を低くするために、カソード短絡構造とアノード短絡構造とPNIPN構造とを持たせたものが特開昭58-132972号公報で公知である。図4(a)～(c)は、カソード短絡構造とアノード短絡構造とPNIPN構造とを持たせた前記公報で公知の光サイリスタの主要部を示す。この光サイリスタでは、Nベース層3のPベース層2に隣接する領域30が真性に近いI層である。そして、断面図である図4(a)および平面図である図4(b)に示すように円柱状井戸の受光部5の周りに環状N⁺層11、P⁺層2、I層30、N層3、P⁺層4の5層構造をもち、N⁺層11にゲート電極8、P⁺層4にアノード電極7が接触している補助サイリスタが2段に形成されている。環状N⁺層11は、N⁺層1を貫通し、カソード電極6と短絡する環状のP層21に囲まれている。外側の領域には、直径0.2～0.4mm程度の円柱状のP⁺短絡路22が、相互の間隔2～3mmで点在している。一方、アノード側のP⁺層4と、直径0.2～0.4mm、相互の間隔2～3mmの円柱状のN⁺短絡路32が貫通し、アノード電極7と短絡しているが、下面図の図4(c)に示すように、補助サイリスタの環状N⁺層11、環状P層21の直下のP⁺領域41には設けられないで、補助サイリスタを点弧しやすくしている。補助サイリスタは受光部5への光の入射により先ず点弧し、主サイリスタを点弧するための点弧エネルギーを分散して受け持たせて、過電流集中を防ぐことにより故障を防止す

3

るために設けられるもので、図4では2段であるが、3段以上設けられることもある。このように、真性に近いI層30を設けたので、順バイアス時における空乏層の拡がりはI層30とN層13の接合部で拡がり速度が極めて緩慢となり、Pベース層2とNベース層3間の接合の電界強度をPNPN構造のものと比べて高くすることが出来るので、入射光による電子・正孔対の生成効率が向上し、点弧感度の増大が図れるものである。また、PNIPN構造とすることによって空乏層の拡がり速度が緩慢になることは、同じ耐圧を得るためのシリコン基板の厚さをPNPN構造の場合に比べて薄くすることができ、これにより電流路が短くて済むので電圧降下を低減出来、サイリスタのオン電圧を小さくすることが出来る利点を得られる。

【0004】

【発明が解決しようとする課題】光サイリスタの受光部の径 ϕ_1 が小さすぎると受光エネルギーが不足し光サイリスタが点弧しない欠点があり、径が大きすぎると誤点弧し易い欠点があることなどにより最適値が決められる。一方、受光部に対向するP⁺領域41の直径を ϕ_2 とすると、 ϕ_2 が大きき場合、ターンオフ時間が極めて大きくなる欠点があり、小さくすると点弧エネルギーとして極めて大きなものが必要となったり、点弧しなかったりする欠点がある。点弧エネルギーは100～200mWが通常使われる値である。受光部井戸5の直径 ϕ_1 をより小さくし、さらに受光部5に対向するP⁺領域41の直径 ϕ_2 をより小さくすることにより、主サイリスタの有効面積を大きくすることが出来、その結果より大きな主電流を取り扱えるので、小型大容量化を求める産業上の期待に応えるものである。しかしながら、上記のように点弧エネルギーとしてより大きなものが必要となる欠点がある。光エネルギーとしてこれ以上のものを要求すると、光エネルギー発生源として、現状の2W程度より、より高出力のレーザダイオードが必要で、装置を大型化したり、コスト増加したりして産業上の期待に逆行する欠点がある。また、異物に光が遮られたり制御系のノイズ誤動作などにより所定タイミングに光エネルギーの所定量が供給されなかった場合、補助サイリスタの点弧が不完全で主サイリスタの点弧失敗が生ずることがある。すると、主電流が補助サイリスタに集中して流れ過電流破壊に到る恐れがあるため、点弧失敗を防止しなければならない。

【0005】本発明の目的は、上述の問題を解決し、冒頭に述べたように点弧に要する光エネルギーが小さく、しかもターンオフ時間の短い光サイリスタを提供することにある。

【0006】

【課題を解決するための手段】上記の目的を達成するために、本発明は、交互に異なる導電形を有する4層構造からなり、表面側の第一導電形の第一層に接触する第一

4

主電極と、裏面側の第二導電形の第四層に接触する第二主電極とを備えた主サイリスタの中央部に、第一層を貫通して第二導電形の第二層に達する円柱状に掘られた受光部を中心として主サイリスタと同様の4層構造からなり、受光層を囲む第一層の周りで第二層が表面に露出し、第一層の表面と第二層の露出面にゲート電極が共通に接触し、第四層に第二主電極が共通に接触する補助サイリスタを備えた光サイリスタにおいて、受光部の直径が0.2mm以上、1.0mm以下であるものとする。そして、第三層の第二層に近接した領域が真性に近い層であることが有効である。また、補助サイリスタの第四層と主サイリスタの第四層との間に第三層が露出して第二主電極に共通に接触することにより、補助サイリスタの円形の第四層と主サイリスタの第四層が分離され、その補助サイリスタの第四層の直径と受光部の直径との比が1.5以上、4.0以下であることが有効である。あるいはその際、補助サイリスタの第四層と主サイリスタの第四層とがその間に露出する第三層を局部的に横切って連結されたことも有効である。さらに、主サイリスタの第二層が局部的に第一層を貫通して第一主電極により第一層および第二層が短絡され、第三層が局部的に第四層を貫通して第二主電極により第三層および第四層が短絡されたことが有効である。

【0007】

【作用】受光部の直径を1mm以下とすることにより、最低限度の光エネルギーで点弧でき、且つ誤点弧の心配がなく、0.2mm以上としたので確実に点弧出来る。特に第三層の第二層に近い層に、真性領域をもち、電子・正孔対の生成をし易くして点弧感度を増大した場合は、より小さな受光部径となし得るので、同一基板面積で主電流をより多く流し得る利点を得られる。補助サイリスタの第四層の径と受光部径との比を1.5以上とすることにより、補助サイリスタの第一主電極側の3層よりなるトランジスタをオンさせるのに必要な光エネルギーをより小さなものとしてすることが出来、4.0以下としたので逆バイアス時にキャリアが補助サイリスタの第四層を取り囲む第三層の短絡路を通して速く引き抜かれ、サイリスタのターンオフ時間が短くなり、高速スイッチングが可能となる。補助サイリスタの第四層が円形であることは、このような径の最適化を容易にし、一様なベース抵抗が得られ、補助サイリスタは点弧されるが主サイリスタの点弧を失敗することを防止できる。さらに、補助サイリスタの第四層と主サイリスタの第四層を一部で連結することは、点弧エネルギーを減らし、サイリスタオフ時間を短くし、補助サイリスタの点弧を分散させて、電流集中を防止することができる。

【0008】図5は、受光部の径を ϕ_1 、補助サイリスタを ϕ_2 とし、 ϕ_2/ϕ_1 比と、点弧エネルギーおよびターンオフ時間の $\phi_2/\phi_1 = 2$ の値に対する相対値との関係を、曲線61、線62で示す。 $\phi_2/\phi_1 \leq 1.5$ では

点弧エネルギーは急激に大きいことが必要となり、 $4.0 \leq \phi_2 / \phi_1$ ではターンオフ時間が急激に大きくなる。

【0009】

【実施例】以下、図2、図4と共通の部分に同一の符号を付した図を引用して本発明の実施例について述べる。図1(a)～(c)に示す補助サイリスタを1段に形成した光サイリスタは次のようにして作製された。真性に近い高抵抗のN形シリコン板30の上面からはほう素などのアクセプタの拡散によりP層2を形成し、下面からはりんなどのドナーの拡散によりN層3を形成する。次いでそれぞれ逆の不純物拡散により、P層2の表面層にN⁺層1を、N⁺層3の表面層にP⁺層4を形成する。この不純物の拡散をマスクを用いて選択的に行うことにより、平面図の図(b)に示すようにN⁺層3の中に、中央部に環状の短絡路21、その周囲に点在する直径0.2～0.4mmの円柱状短絡路22をP層のまま残す。また、下面図の図(c)に示すようにP⁺層4の中に、中央部に環状の短絡路31、その周囲に点在する円柱状短絡路32をN層のまま残す。そして、環状短絡路21に囲まれた中央部のN⁺層1およびP短絡路21に共通に接触するゲート電極8を形成する。さらに、他のN⁺層1の表面と円筒状P短絡路22に共通に接触する電極6を形成し、P層2とN⁺層1を短絡し、主電流取り出し口となるカソード電極とする。このカソード短絡サイリスタは、オフ時のキャリア（電子）をカソードに引抜き、サイリスタのオフに要する時間を短くすることができる。カソード電極6は、補助サイリスタ部を囲む主サイリスタの主表面全域に形成される。一方、N層3の中央部の環状短絡路31に囲まれたP⁺層41は、P層中央部のN⁺層11と同心状に設けられる。同心度は0.1mm以内とするのが好ましい。この値以内であれば順バイアス時にキャリア（電子）が空乏層を経てアノード電極に安全に到達し得るからである。この中央部のP⁺層41は、円形で、直径を ϕ_2 とする。この ϕ_2 は補助サイリスタの領域の大きさで、N⁺層1およびP⁺層2に接触するカソード電極6の内径以下とすることにより、主サイリスタの領域を広めるようにする。反対側のP⁺層41を含むP⁺層4、環状短絡路31および円柱状短絡路32に共通に接触する電極7を形成し、N層3とP⁺層4を短絡する主電流流入口となるアノード電極とする。このアノード短絡によりサイリスタオフ時のキャリア（正孔）をアノード電極7に引抜き、サイリスタのオフに要する時間を短くすることができる。アノード電極7は、補助サイリスタと主サイリスタの両アノード領域の全域に形成される。P層2の中央部のN⁺領域11と同心で、ゲート電極8とN⁺層11とを貫通し、P層2まで到達する直径 ϕ_1 の柱状井戸をエッチング法により掘り下げる。この柱状井戸を受光部5とし、底部に光を導入し光サイリスタのゲートとする。ここにアノード電極7、P⁺層4、N層3、I層30、P層2、N⁺層1、カソード電極7からなり、アノード短絡、カソー

ド短絡のサイリスタ構造ができ上がる。

【0010】構造寸法の数値例として、4000V1000Aの光サイリスタでは、P層2の厚さ100 μ m、I層30の厚さ500 μ m、N層3の厚さ50 μ mである。さらに、N⁺層4、41の深さ30 μ m、P⁺層4、41の深さ30 μ m、受光部5の深さ50 μ mである。真性に近いN⁻層30を設けるので、N層3により順バイアスにおける空乏層の広がりが増えられ、Pベース層2とN⁻層30の間の接合の電界強度を大きくすることが出来、電子-正孔対の生成効率が向上し、より小さな光エネルギーでも補助サイリスタをより確実に点弧するように働き点弧強度を増大することができる。こうした構造において受光部5の径 ϕ_1 と、補助サイリスタのアノード領域41の径 ϕ_2 との間で、その比の値として $1.5 \leq \phi_2 / \phi_1 \leq 4.0$ 、 ϕ_1 の値として $0.2 \text{ mm} \leq \phi_1 \leq 1 \text{ mm}$ の関係を持たせる。たとえばサイリスタ領域を広くし主電流を多く通流するために ϕ_1 を小さく0.25mmとしたとき、 ϕ_2 は $0.38 \text{ mm} \leq \phi_2 \leq 1.0 \text{ mm}$ とする。 ϕ_1 と ϕ_2 との間をその比で関連付けることによりサイリスタオフ時間、光エネルギー感度、さらに主電流取扱い量を無理無く与えることが出来る。Pベース層側の主表面の補助サイリスタは複数段としてもよく、その場合中央部N⁺層11とそれを取り囲む複数対のP層およびN層は、図4と同様にその段数と等しい数の円環状構造とする。これにより主サイリスタ点弧エネルギーを補助サイリスタに分散して受け持たせることができ、過電流集中を防止することができる。

【0011】補助サイリスタのアノード領域のP層41は円形とし、隣接してN短絡路31を円環状とし、短絡路31、32のN層不純物濃度をN⁻層30に隣接するN層3のその10倍以上濃いものとし、アノード電極7と確実にオーミック接触出来るように構成する。これにより、逆バイアスされているサイリスタオフ時に、キャリアである正孔をこの円環を介して速くアノード電極に引き抜くことが出来るので、補助サイリスタのオフを速く確実なものとなし得る。さらに、同心軸を中心として円環状にN⁺層からなる短絡構造がつくられるので、補助サイリスタのP⁺層4、N層3、P層2からなるPNPトランジスタのベース・エミッタ間抵抗分が一樣に得られ、 ϕ_2 を最適化することにより補助サイリスタの点弧をより確実なものとなし得る。このアノード短絡に供する円環N⁺層31の幅は0.5mm以下とするのがよい。この幅を大きくし過ぎて補助サイリスタのみが点弧し主サイリスタが点弧されない不具合が生ずることを防止するためである。あるいは円環の途中を分断して、たとえば二つの半円弧状短絡環で構成してもよい。この場合は半円弧状相互間に介在するP⁺層4の働きで主サイリスタの点弧はさらに確実なものとなる。

【0012】別の実施例として、環状短絡路31を同一円周上に点在する複数の短絡路に代え、補助サイリスタのアノード領域のP層41は主サイリスタのアノード領域の

7

P層4とを連結し、アノード短絡をなす短絡路の最も中央寄りのものに共通に外接する外接円の直径を前記 ϕ_2 と同じ関係を持たせる。さらに、この最も中央寄りのN短絡路の不純物濃度を補助サイリスタ領域のN層3の不純物濃度より10倍以上濃いものとし、アノード電極7と確実にオーム性接触出来るように構成する。これによりサイリスタオフ時にキャリアである正孔をこのアノード短絡孔を介して速くアノード電極に引き抜くことが出来、前記例と同様の効果を得ることが出来る。さらにこの例では、アノード短絡孔と中心軸との距離を適宜選べるので、補助サイリスタの前記PNPトランジスタのベース・エミッタ間抵抗に大小ばらつきを持たせることができ、補助サイリスタの点弧に際して電流を分散させることがによって電流集中を防止出来る利点がある。

【0013】次に、この光サイリスタの点弧動作を、図6を引用してさらに詳しく述べる。アノードAに正、カソードKに負の順バイアスを印加すると、真性域30を備えたことにより空乏層がハッチングで示した領域9に広がる。受光部5に光10が入射すると、空乏層9内の電子を励起し、電子・正孔対を生成し、順バイアスにより加速されて黒丸で示す電子はN層3に向かって、また白丸で示す正孔はP層2に向かってはき出される。正孔は、N⁺層1、P層2、N層3からなるPNPトランジスタのベース・エミッタ間を順バイアスする。すなわち、P層2の抵抗領域を流れ、ゲート電極8に当たってはね返り、カソード電極側のN領域下の抵抗領域を通り、カソード電極へと流れ出る。このとき、補助サイリスタのNPトランジスタのベース・エミッタ間は抵抗R_Kが最も大きいので、補助サイリスタ部のバイアス電圧が速くビルトイン電圧に到達するため、図示のダイオードDが導通しこのトランジスタをオンさせる。一方、電子はN層3に入りP⁺層4の中央部から抵抗R_Aを通過して周辺のアノード短絡路31を介してアノード電極7へと抜け出す。このときR_Aによるドロップ電圧が最も大きいので、P⁺層4、N層3、P層2からなる補助サイリスタ部のPNPトランジスタのベース・エミッタ間を順バイアスし、最も早くビルトイン電圧に達し、このトランジスタをオンさせる。カソード側のNPトランジスタとアノード側のPNPトランジスタが共にオンし、これで構成された補助サイリスタが点弧する。点弧はまずゲート中心軸最近傍の補助サイリスタが点弧し、続いて次の周囲のサイリスタへ点弧し、順次広がり、最後に最外周の主サイリスタが点弧するものであり、これらの動作が実質的にほとんど瞬時に行われる。

【0014】

8

【発明の効果】本発明によれば、補助サイリスタの中央に存在する受光部の直径を1mm以下とすることにより点弧に必要な光エネルギーを小さくし、0.2mm以上とすることで点弧を確実にすることができた。また、補助サイリスタの直径 ϕ_2 と ϕ_1 との比、 ϕ_2/ϕ_1 を1.5以上にすることによっても点弧に必要な光エネルギーを小さくし、4.0以下とすることにより高速スイッチングを可能にすることができた。このように点弧の光エネルギーとして大きなものを必要としないので光エネルギー発生源を小型化でき、光ファイバーの伝送効率は通常で構成できることとなった。さらに、補助サイリスタがより確実に点弧できるので、ノイズ等で光の所定量が得られないタイミングにも、主サイリスタの点弧失敗を防止することができた。

【0015】本発明による光サイリスタは、車両用インバータ等の耐ノイズ性が要求される分野、直流送電、無効電力補償装置等の制御回路あるいは主回路の電気絶縁性が要求され、しかも高効率が要求される分野、高電圧高速モータ駆動用変換装置、鉄鋼用プロア等幅広い分野において広く活用できる。

【図面の簡単な説明】

【図1】本発明の一実施例の光サイリスタを示し、(a)が断面図、(b)がシリコン基板の平面図、(c)がシリコン基板の下面図

【図2】光サイリスタの基本構造の断面図

【図3】光サイリスタの動作波形図

【図4】従来例の光サイリスタを示し、(a)が断面図、(b)がシリコン基板の平面図、(c)がシリコン基板の下面図

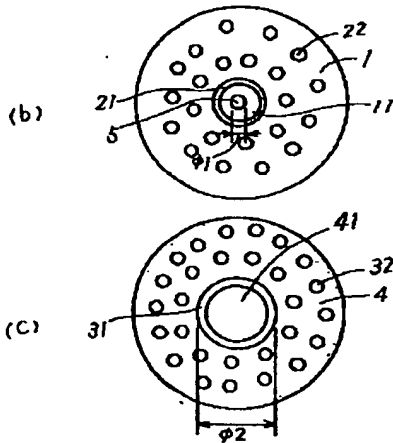
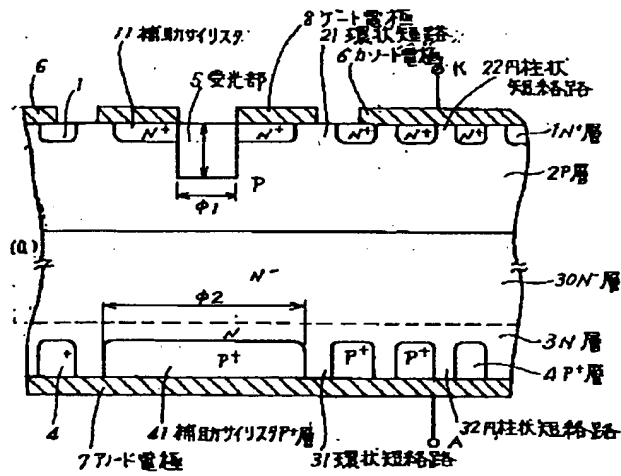
【図5】補助サイリスタの直径と受光部の直径との比と点弧エネルギーおよびターンオフ時間との関係線図

【図6】図1の光サイリスタの点弧動作を示す断面図

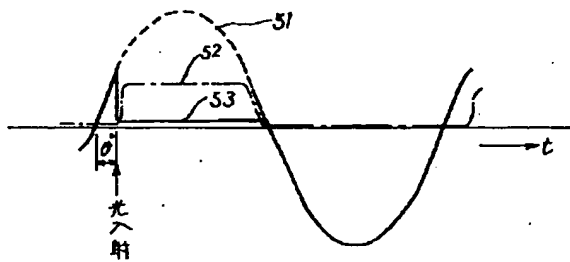
【符号の説明】

- 1 N⁺層
- 2 P層
- 3 N層
- 30 N⁻層
- 4 P⁺層
- 41 補助サイリスタP⁺層
- 5 受光部
- 6 カソード電極
- 7 アノード電極
- 8 ゲート電極
- 21、31 環状短絡路
- 22、32 円柱状短絡路

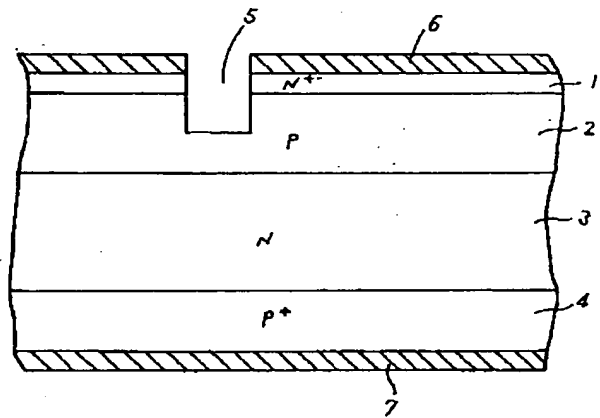
【図1】



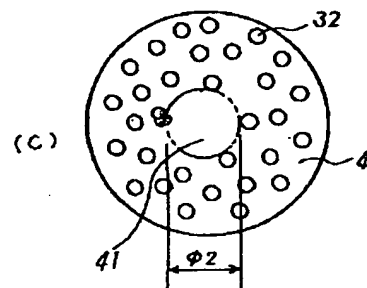
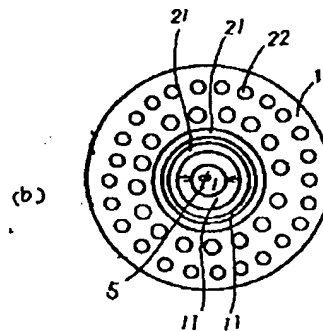
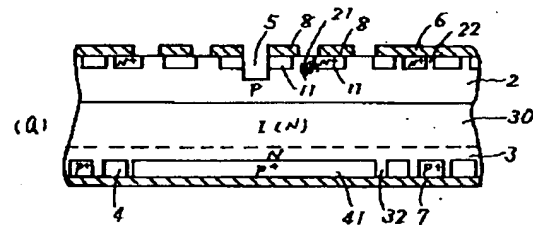
【図3】



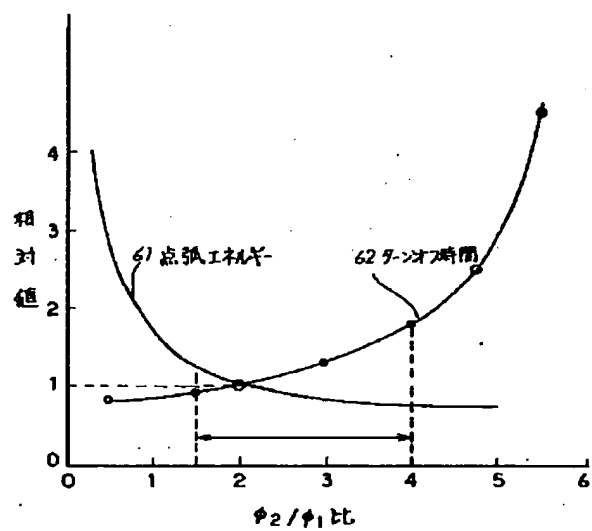
【図2】



【図4】



【図5】



【図6】

